

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-043858

(43)Date of publication of application : 16.02.1996

(51)Int.Cl.

G02F 1/136
H01L 21/20
H01L 27/12
H01L 29/786
H01L 21/336

(21)Application number : 06-196281

(71)Applicant : CANON INC

(22)Date of filing : 29.07.1994

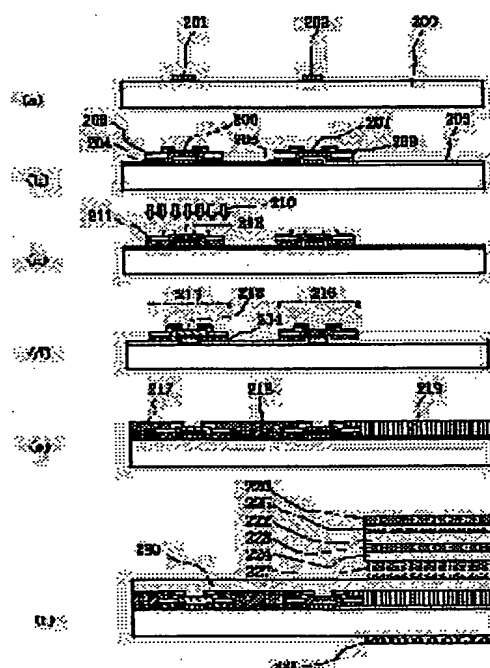
(72)Inventor : KUMOMI HIDEYA
KONDO SHIGEKI

(54) IMAGE DISPLAY DEVICE AND ITS PRODUCTION

(57)Abstract:

PURPOSE: To obtain sufficient driving power by making the characteristics of driving circuits and switching elements formed by using amorphous semiconductor materials uniform.

CONSTITUTION: The active elements of at least a part of the elements 215 constituting an image display device of an active matrix type are so formed as to exist in crystal grains 213 having continuous crystal structures grown in a solid phase from single crystal nucleus 212. The elements correspond to the elements 215 constituting driving circuits for pixels and the switching elements 216 of the pixels. The crystal grains are formed on amorphous silicon films 204, etc. The single crystal nucleus is formed by applying local energy rays 210, such as excimer laser or executing local ion implantation and heat treatment, etc.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]


[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]



[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-43858

(43)公開日 平成8年(1996)2月16日

| | | | | |
|--------------------------|-------|------------------|----------------|---------|
| (51)Int.Cl. ⁹ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| G 0 2 F 1/136 | 5 0 0 | | | |
| H 0 1 L 21/20 | | | | |
| 27/12 | R | | | |
| 29/786 | | | | |
| | | 9056-4M | H 0 1 L 29/ 78 | 6 2 7 G |
| | | 審査請求 未請求 請求項の数16 | FD (全 10 頁) | 最終頁に続く |

(21)出願番号 特願平6-196281

(22)出願日 平成6年(1994)7月29日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 雲見 日出也

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72)発明者 近藤 茂樹

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

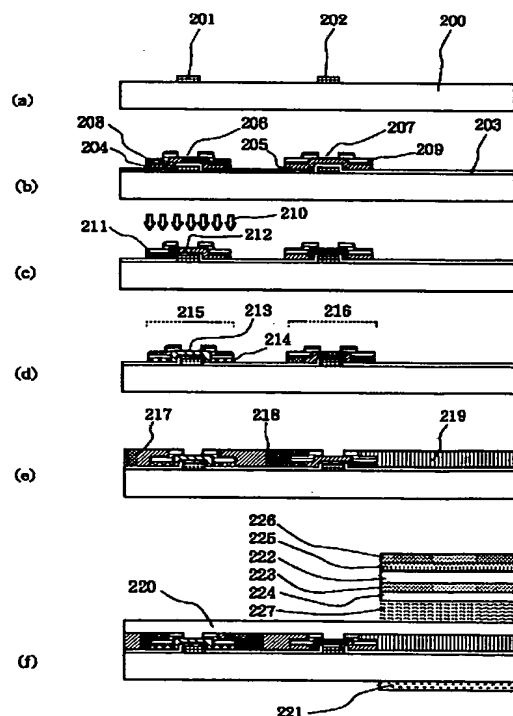
(74)代理人 弁理士 伊東 哲也 (外1名)

(54)【発明の名称】 画像表示装置及びその製造方法

(57)【要約】

【目的】 非晶質半導体材料を用いた駆動回路やスイッチング素子の特性を均一化し、十分な駆動力が得られるようにする。

【構成】 アクティブマトリクス形式の画像表示装置を構成する少なくとも一部の素子215の活性要素が、単一の結晶核212から固相成長した連続する結晶構造を有する結晶粒213の内部に存在するようにする。素子としては画素の駆動回路を構成する素子215や画素のスイッチング素子216が該当する。結晶粒は、非晶質シリコン膜204等に形成される。単一の結晶核は、エキシマレーザ光等の局所的なエネルギー線210を与えることにより、あるいは局所的なイオン注入と熱処理を行なう等により形成される。



(2)

1

【特許請求の範囲】

【請求項1】 アクティブマトリックス形式の画像表示装置であって、該装置を構成する少なくとも一部の素子の活性要素が、単一の結晶核から固相成長した連続する結晶構造を有する結晶粒の内部に存在することを特徴とする画像表示装置。

【請求項2】 前記連続した結晶構造を有する結晶粒の内部に活性要素が存在する素子が、画素の駆動回路を構成する素子であることを特徴とする、請求項1記載の画像表示装置。

【請求項3】 前記連続した結晶構造を有する結晶粒の内部に活性要素が存在する素子が、画素のスイッチング素子であることを特徴とする、請求項1記載の画像表示装置。

【請求項4】 前記アクティブマトリックス形式の画像表示装置の画素スイッチング素子が、金属ゲート電極と、絶縁膜と、真性非晶質シリコン膜からなるチャンネルと、n型非晶質シリコン膜からなるソース及びドレイン部とを有する薄膜トランジスタであり、画素の駆動回路を構成する素子が、金属ゲート電極と、絶縁膜と、連続した結晶構造を有する結晶粒からなるチャンネルと、n型多結晶シリコン膜からなるソース及びドレイン部とを有する薄膜トランジスタであることを特徴とする、請求項1または2記載の画像表示装置。

【請求項5】 前記アクティブマトリックス形式の画像表示装置の画素スイッチング素子ならびに画素の駆動回路を構成する素子が、連続した結晶構造を有する結晶粒からなるチャンネルと、n型乃至p型の多結晶シリコン膜からなるソース及びドレイン部と、シリコン酸化膜と、多結晶シリコン膜からなるゲート電極とを有する薄膜トランジスタであることを特徴とする、請求項1項または3記載の画像表示装置。

【請求項6】 前記アクティブマトリックス形式の画像表示装置の画素スイッチング素子が、連続した結晶構造を有する結晶粒からなるチャンネルと、n型乃至p型の多結晶シリコン膜からなるソース及びドレイン部と、シリコン酸化膜と、多結晶シリコン膜からなるゲート電極を有する薄膜トランジスタであり、画素の駆動回路を構成する素子が、単結晶シリコン上に形成されていることを特徴とする、請求項1または3記載の画像表示装置。

【請求項7】 前記アクティブマトリックス形式の画像表示装置の画素スイッチング素子によってスイッチされる光制御素子が、液晶セルであることを特徴とする、請求項1～6記載の画像表示装置。

【請求項8】 前記アクティブマトリックス形式の画像表示装置の画素スイッチング素子によってスイッチされる光制御素子が、自発光のEL素子であることを特徴とする、請求項1～6記載の画像表示装置。

【請求項9】 ガラス基板上に画素の駆動回路および画素のスイッチング素子を構成する薄膜トランジスタを形

2

成して画像表示装置を製造する方法であって、ガラス基板上に金属膜を設けこれをパターンニングすることにより前記薄膜トランジスタのゲート電極を形成する工程と、

前記ゲート電極が形成されたガラス基板上に絶縁膜を設ける工程と、

前記絶縁膜の上に真性非晶質シリコン膜を設ける工程と、

10 前記真性非晶質シリコン膜の上にn型非晶質シリコン膜を設ける工程と、

前記真性非晶質シリコン膜およびn型非晶質シリコン膜を前記薄膜トランジスタに対応する島状に分離するとともに前記n型非晶質シリコン膜の前記ゲート電極上方部分に開口を設け下地の前記真性非晶質シリコン膜が露出するようにパターンニングする工程と、

前記駆動回路を構成する薄膜トランジスタが形成される領域に存在する前記真性非晶質シリコン膜の露出部分に単一結晶核を発生させる工程と、

20 前記結晶核を固相成長させ連続した結晶構造を有する結晶粒とすることにより前記駆動回路を構成する薄膜トランジスタのチャンネル部を形成する工程と、

前記薄膜トランジスタへの金属配線を設ける工程と、前記薄膜トランジスタについてのパッシベーション膜を設ける工程と、

前記画素を構成する光制御素子を設ける工程とを具備することを特徴とする画像表示装置の製造方法。

【請求項10】 絶縁性表面を有する基板上に画素の駆動回路および画素のスイッチング素子を構成する薄膜トランジスタを形成して画像表示装置を製造する方法であ

30 って、前記基板上に非晶質シリコン膜を堆積する工程と、

前記非晶質シリコン膜を前記薄膜トランジスタに対応する島状に分離する工程と、

前記分離された非晶質シリコン膜の一部に単一の結晶核を発生させる工程と、

該結晶核を固相成長させ連続した結晶構造を有する結晶粒とすることにより前記薄膜トランジスタのチャンネル部を形成する工程と、

40 前記チャンネル部が形成されたシリコン膜の表面を酸化させる工程と、

前記表面が酸化したシリコン膜の上に多結晶シリコン膜を設ける工程と、

前記多結晶シリコン膜をパターンニングして前記薄膜トランジスタのゲート電極を形成する工程と、

前記表面が酸化したシリコン膜の、前記チャンネル部以外の部分に不純物イオンを注入し熱処理を施すことによりソースおよびドレイン部を形成する工程と、

前記薄膜トランジスタへの金属配線を施す工程と、

50 前記画素を構成する光制御素子を設ける工程とを具備することを特徴とする、画像表示装置の製造方法。

(3)

3

【請求項11】 単結晶シリコン基板上に画素の駆動回路を構成するMOSトランジスタおよび画素のスイッチング素子を構成する薄膜トランジスタを形成して画像表示装置を製造する方法であって、
前記基板表面の、前記薄膜トランジスタを形成する部分にシリコン酸化膜を形成する工程と、
前記シリコン酸化膜上に非晶質シリコン膜を設け、これを前記薄膜トランジスタに対応する島状に分離する工程と、
前記分離された非晶質シリコン膜の一部に単一の結晶核を発生させる工程と、
前記結晶核を固相成長させ連続した結晶構造を有する結晶粒とすることにより前記薄膜トランジスタのチャンネル部を形成する工程と、
前記チャンネル部が形成されたシリコン膜の表面、および前記基板の、MOSトランジスタを形成する部分の表面を酸化させる工程と、
前記酸化した表面の上に多結晶シリコン膜を設ける工程と、
前記多結晶シリコン膜をパターンニングして前記薄膜トランジスタおよびMOSトランジスタのゲート電極を形成する工程と、
前記酸化した表面の露出領域に不純物イオンを注入し熱処理を施すことにより前記薄膜トランジスタおよびMOSトランジスタのソースおよびドレイン部を形成する工程と、
前記薄膜トランジスタおよびMOSトランジスタへの金属配線を施す工程と、
前記画素を構成する光制御素子を設ける工程とを具備することを特徴とする、画像表示装置の製造方法。

【請求項12】 前記単一の結晶核を発生させる工程が、局所的なエネルギー線を与える工程を含むことを特徴とする、請求項9～11記載の画像表示装置の製造方法。

【請求項13】 前記エネルギー線がエキシマレーザ光であることを特徴とする、請求項12記載の画像表示装置の製造方法。

【請求項14】 前記単一の結晶核を発生させる工程が、局所的なイオン注入工程と熱処理工程を含むことを特徴とする、請求項9～11記載の画像表示装置の製造方法。

【請求項15】 前記局所的なイオン注入工程における注入イオン種がシリコンであることを特徴とする、請求項14記載の画像表示装置の製造方法。

【請求項16】 基板上に半導体薄膜を形成して、それを含む薄膜トランジスタを製造する方法において、前記半導体薄膜の少なくとも一部は、前記基板上に非晶質の材料の膜を設け、これに結晶核を発生させ、これを固相成長させることにより形成することを特徴とする薄膜トランジスタの製造方法。

4

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電気的な画像情報を表示する装置に係り、特に画像を構成する各画素が、それに付随するスイッチング素子によって独立に駆動されるアクティブマトリクス型の画像表示装置およびその製造方法に関する。

【0002】

【従来の技術】近年、高性能な平面画像表示装置（ディスプレイ）として、各々の画素にスイッチング素子を配しそれらを独立に駆動するアクティブマトリクス（AM）型の表示装置が開発され、一部は既に実用化している。特に、液晶ディスプレイ（LCD）の分野では、旧来普及している単純マトリクス型のLCDに比べて、画素密度、コントラスト、視野角、多階調等の点でより高精細化、高画質化が可能であることから、AM型LCDが前者に置き換わりつつある。AMLCDのうち、表示領域が大きく一画素がサブミリほどの面積を占めるものでは、主に、画素のスイッチングトランジスタ素子を非晶質シリコン（a-Si）膜に形成している。

【0003】

【発明が解決しようとする課題】しかし、このようなAMLCDにおいては、各画素に配されたスイッチング素子の駆動は、別途パッケージされた集積回路（IC）チップから行わねばならない。なぜなら、a-Siによる薄膜トランジスタ（TFT）は駆動力に乏しく、画像表示に必要な速度を有する駆動用ICを構成できないからである。駆動用集積回路を画素スイッチング素子と一体に作成できないことは、AMLCDの低価格化ならびに高性能化を妨げる技術的な問題である。

【0004】一方、駆動回路一体型のAMLCDを実現するために、a-Si膜の代わりに多結晶シリコン（poly-Si）を用いる技術が開発されている。とりわけ、a-Si膜を600℃前後で熱処理する固相結晶化法によって得られるpoly-Si膜は、結晶粒径が最大数μmにまで達し、トランジスタの活性領域に含まれる粒界密度が低減するために駆動力の大きなTFTが得られる。これにより、10万画素以上の解像度を有する完全一体型のカラーAMLCDが、既に実用化されている（参照例：林久雄他、月刊Semiconductor World, Vol. 11, No. 13, 89（1992））。しかしながら、この材料をもってしても、今以上の解像度を実現するのは容易ではない。その理由は、最大粒径が数μmに及ぶとはいえ、実のところ粒径は広範囲にわたって分布している（参照例：H. Kumomi et al., Appl. Phys. Lett., Vol. 59, 3565（1991））為に、その大半を占める中微小粒径の結晶粒の存在がTFTの駆動力を制限しているからである。また、より高密度な集積化や画素における開口率の

(4)

5

向上を目指した場合、TFTの微細化は必須となる。しかし、同じ粒径分布が災いして、TFTのチャンネルサイズが平均粒径を下回ると、TFT特性のバラツキが顕著になる(参照例:N. Yamauchi, et al., IEDM 89 Ext. Abst., 353 (1989)) 為に、集積回路の特性を維持できない。以上、これらpoly-Si膜を用いたAMLCDの問題点は、配されるべきTFTに対して結晶粒界の位置が無秩序であることに帰せられる。

【0005】駆動回路素子にpoly-Siを用いる技術の問題点を解決する一つの試みとして、単結晶Si表面上に画素部周辺の駆動回路を形成し、画素部にはpoly-Siによるスイッチング素子を配する手法が提案されている(参照例:K. Sumiyoshi et al., IEDM89-165)。この例では、poly-Siとして平均粒径が0.1 μ mの微小粒径膜を用いているが、HD-TV級の高画素密度および高速駆動を実現するにはTFTの駆動力が不足する。さりとて、単に固相結晶化による大粒径poly-Si膜を採用するだけでは、前段に述べたのと同じ理由によって、素子間の特性のバラツキが顕在化することは必至である。

【0006】本発明の目的は、このような従来技術の問題点に鑑み、非晶質半導体材料を用いて駆動回路やスイッチング素子が構成されるアクティブマトリクス形の表示装置において、駆動回路やスイッチング素子の特性を均一化し、十分な駆動力が得られるようにして、駆動回路やスイッチング素子を一体的にかつ低コストで構成できるようにすることにある。

【0007】

【課題を解決するための手段および作用】この目的を達成するため、本発明では、a-Si膜を固相結晶化させる際に、a-Si膜の所望の位置に選択的に結晶核を発生させこれを固相成長させる手法を用いて、画像表示領域周辺の所望の位置に、粒界位置の規定された単一結晶粒が配されたpoly-Si領域を設け、そこに、それら結晶粒の内部に活性領域が含まれる電子素子を構成要素の少なくとも一部とする駆動回路を設け、この回路から画像表示領域の各画素に配したa-Si膜によるスイッチングTFTを駆動する構成とすることによって、従来不可能であった、a-Si膜によるTFTを画素スイッチング素子に用いた駆動回路一体型のAM型画像表示装置を提供する。

【0008】また、同じ手法を用いて、各画素のスイッチングTFTの活性領域を、粒界位置の規定された単一結晶粒の内部に収めることによって、高画素密度、高解像度を有するpoly-Si膜を用いた駆動回路一体型のAM型画像表示装置を提供するものである。

【0009】更に本発明は、a-Si膜の固相結晶化において、a-Si膜の一部に局所的にエネルギー線を与

6

えることにより、a-Si膜の所望の位置に選択的に結晶核を発生させこれを固相成長させるという具体的な手法を提供し、ひいては上述の駆動回路一体型のAM型画像表示装置のより具体的な製造方法を提供する。

【0010】或いは、a-Si膜の固相結晶化において、a-Si膜の一部に局所的なイオン注入を施した後に熱処理する工程により、a-Si膜の所望の位置に選択的に結晶核を発生させこれを固相成長させるという具体的な手法を提供し、ひいては上述の駆動回路一体型のAM型画像表示装置のより具体的な製造方法を提供するものである。

【0011】次に、本発明による画像表示装置について図を用いて説明する。図1は、本発明の画像表示装置の素子構成を示す、最も概念的な斜視図である。図中、100は基板、101は光制御素子、102は画素スイッチング素子、103は水平シフトレジスタ回路、104は画像信号バッファ回路、105は垂直シフトレジスタ回路、106は信号配線、そして107は走査配線である。光制御素子101として液晶セルを用いる場合は、画素スイッチング素子102の出力は一つの電極面に配線され、対向電極との間に挟まれた液晶に電界を印加する。或いは、光制御素子101としてLED等の自発光素子を用いるなら、画素スイッチング素子102の出力は自発光素子の一つの端子に接続される。

【0012】本発明の画像表示装置において先ず重要なことは、画素スイッチング素子102、水平シフトレジスタ回路103、画像信号バッファ回路104、および垂直シフトレジスタ回路105を構成する何れかの電子素子の活性領域が、単一の結晶粒の内部に形成されている点にある。例えば、MOS型のトランジスタの場合、少なくともそのチャンネル部が単一結晶粒に含まれていればよい。これにより、それら電子素子は粒界に局在する電気障壁の影響を免れ、安定して所期の性能を発揮できる。また、素子サイズが微小であっても、複数の素子間において特性のバラツキが減少し、偶然粒界が存在した故に特性が劣悪な素子によって制限されることなく、回路を構成することができる。

【0013】電子素子の活性領域を単一の結晶粒の内部に形成するには、素子の活性領域が占めることになる空間に、必要なサイズの結晶粒を配さねばならない。本発明は、a-Si膜の空間的な所望の位置に人工的に結晶核を発生させ、選択的に固相成長させることにより、これを可能とする。結晶核の発生位置の制御方法としては、例えば、固相成長に先立ってシリコンイオン注入を施す手法(参照例:H. Kumomi et al., Mat. Res. Soc. Symp. Proc. Vol. 202, 645 (1991))等が挙げられるが、必ずしもこれに限ったものではない。

【0014】a-Si膜中の核形成位置の制御と選択的な核成長は、また、所望の位置にa-Si膜を残すこと

10

20

30

40

50

7

も可能とする。すなわち、同時に形成したa-Si膜から、同一基板上に固相結晶化Si-TFTとa-SiのTFTを共存させることも出来るのである。例えば、画素密度が比較的低く画素サイズの大きい表示装置にあっては、画素スイッチング素子102がさほど高速性を要しない為、オフ時のリーク電流などの点でa-SiのTFTが好まれる場合もある。そこで、画素部周辺の駆動回路103~105を構成する素子の活性領域のみを選択的に配された単一の結晶粒の内部に形成し、画素スイッチング素子102にはa-Siを残すことによって、a-Si膜によるTFTを画素スイッチング素子に用いる駆動回路一体型の画像表示装置が実現する。

【0015】画素スイッチング素子102により高い駆動力が要求される場合、この活性領域を上述の手法で固相結晶化させた単一の結晶粒内に形成すれば、poly-Si膜によるTFTを画素スイッチング素子に用いる駆動回路一体型の画像表示装置が実現する。

【0016】また、画素部周辺の駆動回路103~105により高い駆動力が要求される場合、これらを構成する素子の活性領域を単結晶Si表面上に形成し、一方、画素スイッチング素子102の活性領域は上述の手法で固相結晶化させた単一の結晶粒内に形成すればよい。

【0017】以下、図1における画像信号バッファ回路104の出力側最終段の素子、信号配線106、画素スイッチング素子102、および光制御素子101に互る横断面図を用い、これら代表的な素子構造を例として、本発明の実施例を説明する。

【0018】

【実施例】

【実施例1】第1の実施例として、a-Si膜によるTFTを画素スイッチング素子に用いる駆動回路一体の透過型AMLCDの製造例を、図2を用いて説明する。

【0019】まず、対角10インチのガラス基板200上に蒸着した0.15 μ m厚のCr膜を通常のフォトリソグラフィ工程でパターンニングし、画素周辺部の駆動回路素子のゲート電極201と画素スイッチングトランジスタのゲート電極202を設けた(図2(a))。

【0020】この表面に、シランとアンモニアガスを用いたグロー放電分解法により、0.3 μ m厚の窒化シリコン膜203、シランガスのみによる0.25 μ m厚のa-Si膜、更にフォスフィンガスを添加した0.12 μ m厚のn⁺型のa-Si膜を順次堆積した後に、上部2層をパターンニングすることによって、ゲート電極201および202を被う真性のa-Si領域204および205と、その上に、ゲート電極201および202の直上に開口206および207を有するn⁺型a-Si領域208および209を形成した(図2(b))。

【0021】次に、基板全体を200℃に保温しながら、画素周辺の駆動回路領域にのみ、100Wcm⁻²の

(5)

8

(図2(c))。このパワー密度では、a-Si膜は溶融することなく、固相で結晶化する。そしてn⁺型a-Si領域208は光吸収効率が高いために、高い頻度で核形成が生じ、100nm以下の微小粒径多結晶からなるn⁺型poly-Si領域211となる。一方、真性a-Si領域204では、開口206の部分で結晶化が優先し、n⁺型a-Si領域208(後のn⁺型poly-Si領域211)に被われた部分では、紫外光が届かないために結晶化が遅れる。しかも開口206の面積は制限されているので、ここには単一の結晶核212しか発生しない。

【0022】単一の結晶核212は、少なくともゲート電極201を被う領域まで、真性a-Si領域204において横方向に固相成長し、連続した結晶構造を有する結晶粒213となる(図2(d))。その間、真性a-Si領域204の結晶粒213となる領域以外の部分では、先に結晶化しているn⁺型poly-Si領域211を種として固相成長し、同じく100nm以下の微小粒径多結晶からなる真性poly-Si領域214となる。

【0023】これまでの工程で、画素周辺部の駆動回路素子のトランジスタ215と画素スイッチングトランジスタ216が形成される(図2(d))。トランジスタ215においては、n⁺型poly-Si領域211の分かれた二つの部分がそれぞれソース部およびドレイン部となり、結晶粒213がチャンネル部を成している。また、トランジスタ216においては、n⁺型a-Si領域209の分かれた二つの部分がそれぞれソース部およびドレイン部となり、真性a-Si領域205がチャンネル部をなしている。

【0024】次に、アルミ配線工程によって、駆動回路素子間の配線217、及び、トランジスタ215のドレイン部と画素スイッチングトランジスタ216のソース部を結ぶ配線218を形成した(図2(e))。更に、トランジスタ216のドレインに接続するITO膜219を形成した。図中には記されていないが、各素子のゲート電極への配線も行った。

【0025】最後に、プラズマCVD法によって、パッシベーション用絶縁膜220を堆積し、裏面には偏光板221を設けた(図2(f))。そして、別途用意しておいた、ガラス基板222上にITO膜223、配向膜224、検光板225、およびカラーフィルタ226を備えた透明基板との間に、液晶227を封入した。

【0026】以上の工程によって、連続した結晶構造を有する単一の結晶粒の内部にチャンネル部が形成されたトランジスタから構成される、ブートストラップ型のシフトレジスタ回路を含む周辺駆動回路と、a-Si膜TFTによる画素スイッチングトランジスタが一体化された、カラーAMLCDを製造した。

【0027】【実施例2】第2の実施例として、駆動回

(6)

9

路素子と画素スイッチング素子に、連続した結晶構造を有する単一の結晶粒の内部にチャネル部が形成されたTFTを用いる、駆動回路一体型の透過型AMLCDの製造例を、図3を用いて説明する。

【0028】まず、500℃に保温した4インチ径の石英基板300上に、ジシランガスを用いたLPCVD法で膜厚150nmのa-Si膜301を堆積し、これを各素子のサイズに応じた島状に分離した(図3(a))。そして、各a-Si膜の島の中央に1μm角のマスキング材302を設け、100keVに加速されたシリコンイオン303を $2 \times 10^{15} \text{ cm}^{-2}$ のドーズで注入した。

【0029】この基板を、窒素雰囲気中600℃で熱処理したところ、a-Si膜301のマスキングされた領域に優先的に単一の結晶核304が発生し、横方向に固相成長した(図3(b))。やがてその周囲の領域にはランダムな核形成が生じ、約20時間の熱処理を経た結果として、a-Si膜301の島は、中央部が約3μm径の連続した結晶構造を有する単一の結晶粒305となり、その周囲は粒界位置のランダムな多結晶領域306となった(図3(c))。この後、素子が配されるべき島に、MOSトランジスタのタイプに応じて磷及びボロンのイオン注入によりチャネルドーズを施した。

【0030】次に、結晶化したシリコン305、306の表面に、熱酸化法によって、膜厚100nmのゲート酸化膜307を設け、更にシランガスを用いたLPCVD法で膜厚400nmのpoly-Si膜を堆積させ、これをパターニングしてゲート電極308を設けた(図3(d))。そして、MOSトランジスタのタイプに応じて、ゲート電極308をマスクとしたセルフアライン法で、磷及びボロンイオンを注入し、熱処理による活性化を施すことによって、ソース・ドレイン部309を形成した。

【0031】これまでの工程で、画素周辺部の駆動回路素子のトランジスタ310と画素スイッチングトランジスタ311が形成されたことになる。これらは何れも、結晶構造の連続した単一の結晶粒内部にチャネル部が収まるMOSトランジスタとなっている。

【0032】次に、絶縁膜312を堆積し、アルミ配線313を施した(図3(e))。そして、画素スイッチングトランジスタ311のドレイン部に接続するアルミ配線と導通するITO膜314を各画素ごとに配し、絶縁性配向膜315で被覆し、その後、裏面に偏光板316を設けた(第3図(f))。最後に、別途用意しておいた、ガラス基板317上にITO膜318、配向膜319、検光板320、およびカラーフィルタ321を備えた透明基板との間に、液晶322を封入した。

【0033】以上の工程によって、連続した結晶構造を有する単一の結晶粒の内部にチャネル部が形成されたMOSトランジスタから構成される、CMOS型のシフト

10

レジスタ回路を含む周辺駆動回路と、画素スイッチングトランジスタとが一体化された、カラーAMLCDを製造した。

【0034】[実施例3] 第3の実施例として、駆動回路が単結晶シリコン基板に形成され、画素スイッチング素子に、連続した結晶構造を有する単一の結晶粒の内部にチャネル部が形成されたTFTを用いる、駆動回路一体の反射型AMLCDの製造例を、図4を用いて説明する。

【0035】まず、比抵抗が $0.2 \Omega \text{ cm}$ で、p型であり、面方位が(100)、5インチ径の単結晶シリコンウェハ400を用意し、これについて、LOCOS法で周辺駆動回路素子を形成する領域401以外を酸化することにより、800nm厚の酸化膜402を形成した(図4(a))。そして、画素部領域のスイッチング素子を形成する箇所に、シランガスを用いたLPCVD法により、120nm厚のa-Si膜403の島を設け、この島全体に90keVに加速されたシリコンイオンを $4 \times 10^{14} \text{ cm}^{-2}$ のドーズで注入し、その後、0.7μm角のマスキング材404を設け、再び90keVに加速されたシリコンイオン405を $1 \times 10^{15} \text{ cm}^{-2}$ のドーズで注入した。

【0036】この基板を窒素雰囲気中、590℃で熱処理したところ、a-Si島403のマスキングされた領域に優先的に単一の結晶核406が発生し、横方向に固相成長した(図4(b))。やがてその周囲の領域にはランダムな核形成が生じ、約30時間の熱処理を経た結果として、a-Si膜403の島は、中央部が約4μm径の連続した結晶構造を有する単一の結晶粒407となり、その周囲は粒界位置のランダムな多結晶領域408となった(図4(c))。この後、NMOSトランジスタが配されるべき単結晶シリコンウェハ400の露出領域401に、ボロンイオン注入を施しPウェルを形成した。そして、熱酸化法で単結晶シリコンウェハの露出領域401と結晶化シリコン407、408の島の表面を酸化し、膜厚80nmのゲート酸化膜409を形成した。

【0037】次に、シランガスを用いたLPCVD法で膜厚420nmのpoly-Si膜を堆積させ、これをパターニングして、ゲート電極410を設けた(図4(d))。そして、MOSトランジスタのタイプに応じて、ゲート電極410をマスクとしたセルフアライン法で、磷及びボロンイオンを注入し、熱処理による活性化を施すことによって、ソースおよびドレイン部411を形成した。

【0038】これまでの工程で、画素周辺部の駆動回路素子のトランジスタ412と画素スイッチングトランジスタ413が形成されたことになる。図中、PMOS型に示されているトランジスタ412は、単結晶シリコンウェハ400に作り込まれており、一方画素スイッチングトランジスタ413は、結晶構造の連続した単一の結

(7)

11

晶粒内部にチャンネル部が収まっている。

【0039】次に、絶縁膜414を堆積し、アルミ配線415を施した(図4(e))。そして、絶縁性配向膜416で被覆し、その後、別途用意しておいた、ガラス基板417上にITO膜418、配向膜419、検光板420、およびカラーフィルタ421を備えた透明基板との間に、液晶422を封入した(図4(f))。ここで、アルミ電極415は液晶422に電界を印加すると同時に入射光に対する反射膜も兼ねている。

【0040】以上の工程によって、連続した結晶構造を有する単一の結晶粒の内部にチャンネル部が形成されたMOSトランジスタによる画素スイッチング素子と、単結晶シリコンウェハ上に形成されたCMOS型のシフトレジスタ回路を含む周辺駆動回路が一体化された、反射型カラーAMLCDを製造した。

【0041】【実施例4】第4の実施例として、実施例1と同じく、a-Si膜によるTFTを画素スイッチング素子に用いる駆動回路一体のAM型自発光画像表示装置の製造例を、図5を用いて説明する。ただし、駆動回路素子と画素スイッチング素子を形成する工程(図5(a)~(d))までは、実施例1(図2(a)~(d))と同じであるので省略する。

【0042】駆動回路素子515と画素スイッチング素子516を形成した後、アルミ配線工程によって、駆動回路素子間の配線517、トランジスタ515のドレイン部と画素スイッチングトランジスタ516のソース部を結ぶ配線518、及び、実施例1におけるITO膜219に代わるトランジスタ516のドレインに接続するアルミ電極519を形成した(図5(e))。図中には記されていないが、各素子のゲート電極への配線も行った。

【0043】最後に、パッシベーション膜520を形成し、アルミ電極519上にはポリフェニルビニレン系の高分子膜521を設け、更に、ITO膜522を形成した(図5(f))。

【0044】以上の工程によって、連続した結晶構造を有する単一の結晶粒の内部にチャンネル部が形成されたトランジスタから構成される、ブートストラップ型のシフトレジスタ回路を含む周辺駆動回路と、a-Si膜TFTによる画素スイッチングトランジスタと高分子膜発光ダイオードが一体化された、AM型自発光画像表示装置を製造した。

【0045】

【発明の効果】以上説明したように本発明によれば、非晶質半導体材料を用いて駆動回路やスイッチング素子が構成されるアクティブマトリクス形の表示装置において、駆動回路やスイッチング素子の特性を均一化し、十分な駆動力を得ることができる。したがって、駆動回路やスイッチング素子を一体的にかつ低コストで構成することができる。

12

【0046】より具体的には例えば、a-Si膜の固相結晶化において、a-Si膜の所望の位置に選択的に結晶核を発生させこれを固相成長させる手法を用いて、画像表示領域周辺の所望の位置に、粒界位置の規定された単一結晶粒が配されたpoly-Si領域を設け、そこに、それら結晶粒の内部に活性領域が含まれる電子素子を構成要素の少なくとも一部とする駆動回路を設け、この回路から画像表示領域の各画素に配したa-Si膜によるスイッチングTFTを駆動することによって、従来不可能であったa-Si膜によるTFTを画素スイッチング素子に用いる駆動回路一体型のAM型画像表示装置を提供するようにしたため、a-Si膜によるTFTを画素スイッチング素子に用いる従来の画像表示装置のように、別途用意した駆動回路を有するICチップを、画像表示領域の外側に配し信号線もしくは走査線にワイヤボンディングするという、高価な工程を不要にすることができる。その結果、高性能な画像表示装置を安価に製造し、提供することができる。

【0047】また、同じ手法を用いて、各画素のスイッチング素子の活性領域を粒界位置の規定された単一結晶粒の内部に収めることによって、バラツキの少ない微細なスイッチング素子を同時に多数配した、駆動回路一体型のAM型画像表示装置を提供するようにしたため、従来のpoly-Si膜を用いた駆動回路一体型のAM型画像表示装置よりも、より高画素密度・高解像度を有する画像表示装置を提供することができる。

【図面の簡単な説明】

【図1】 本発明の画像表示装置の素子構成を示す、最も概念的な斜視図である。

【図2】 本発明の第1の実施例における、a-Si膜によるTFTを画素スイッチング素子に用いる駆動回路一体の透過型AMLCDの製造工程例を示す断面図である。

【図3】 本発明の第2の実施例における、駆動回路素子と画素スイッチング素子に、連続した結晶構造を有する単一の結晶粒の内部にチャンネル部が形成されたTFTを用いる、駆動回路一体の透過型AMLCDの製造工程例を示す断面図である。

【図4】 本発明の第3の実施例における、駆動回路が単結晶シリコン基板に形成され、画素スイッチング素子に、連続した結晶構造を有する単一の結晶粒の内部にチャンネル部が形成されたTFTを用いる、駆動回路一体の反射型AMLCDの製造工程の例を示す断面図である。

【図5】 本発明の第4の実施例における、a-Si膜によるTFTを画素スイッチング素子に用いる駆動回路一体のAM型自発光画像表示装置の製造工程例を示す断面図である。

【符号の説明】

100：基板、101：光制御素子、102：画素スイッチング素子、103：水平シフトレジスタ回路、10

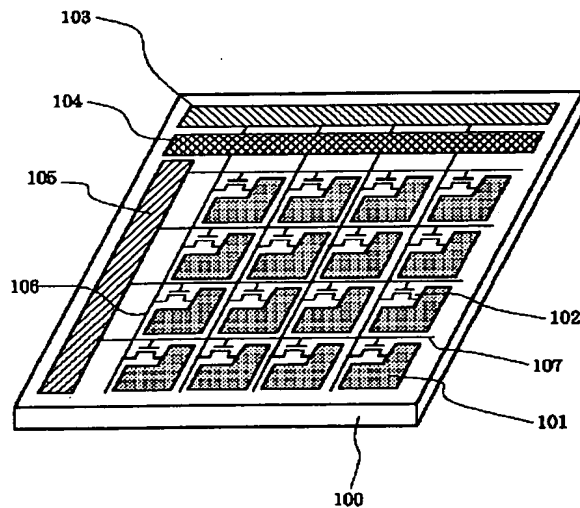
50

(8)

13

4 : 画像信号バッファ回路、105 : 垂直シフトレジスタ回路、106 : 信号配線、107 : 走査配線、200, 500 : ガラス基板、201, 202, 308, 410, 501, 502 : ゲート電極、203 : 窒化シリコン膜203、204, 205 : 真性のa-Si領域、206, 207, 506, 507 : 開口、208, 209, 508, 509 : n^+ 型a-Si領域、210, 510 : エキシマレーザパルス、211, 511 : n^+ 型poly-Si領域、212, 304, 406, 407, 512 : 単一の結晶核、213, 305, 513 : 結晶粒、214, 514 : 真性poly-Si領域、215, 216, 310, 311, 412, 413, 515, 516 : トランジスタ、217, 218, 517, 518 : 配線、219, 314, 318, 418, 52

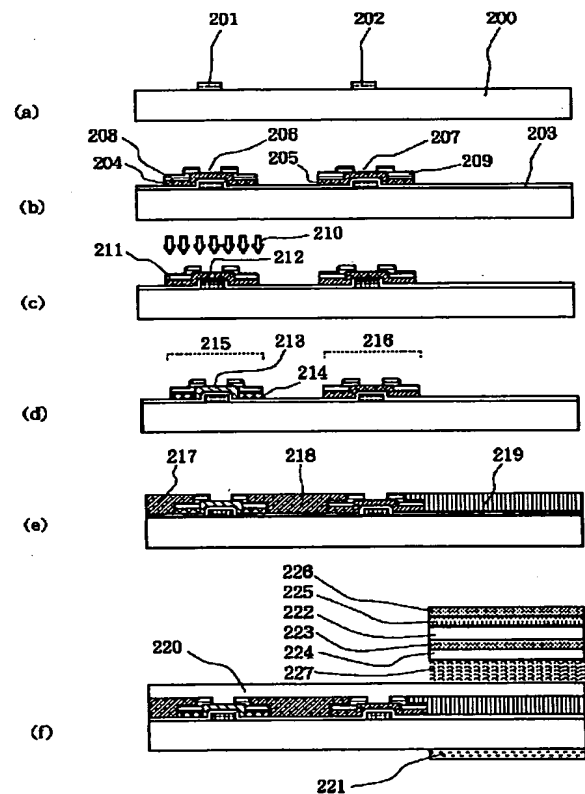
【図 1】



14

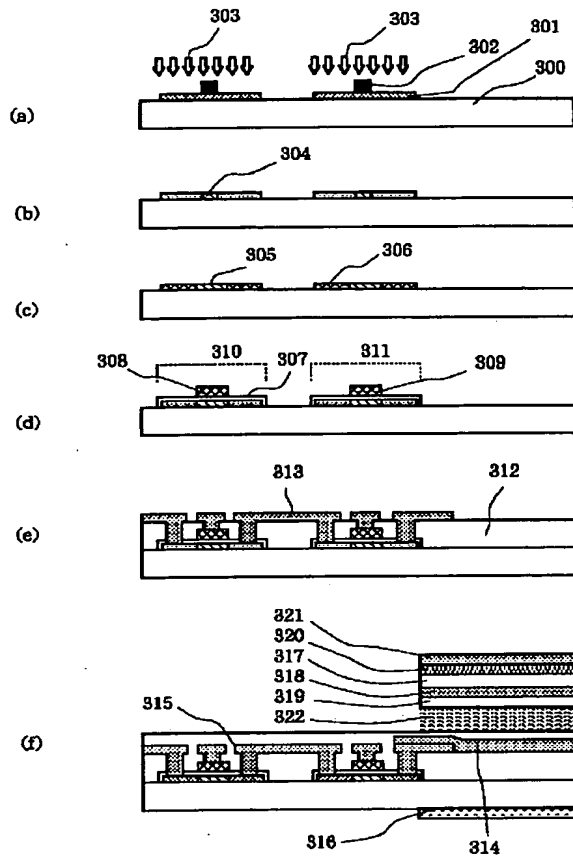
2:ITO膜、221、315、316:偏光板、222、317、417:ガラス基板、223:ITO膜、224、319、419:配向膜、224、225、320、420:検光板、226、321、421:カラーフィルタ、227、322、422:液晶、300:石英基板、301:a-Si膜、302、404:マスク材、303、405:シリコンイオン、306、408:多結晶領域、307、409:ゲート酸化膜、309、411:ソース・ドレイン部、312、414:絶縁膜、313、415:アルミ配線、315、416:絶縁性配向膜、400:単結晶シリコンウェハ、401:露出領域、402:酸化膜、403:a-Si膜、407、408:結晶化シリコン、519:アルミ電極、520:パッシベーション膜、521:高分子膜。

【図2】

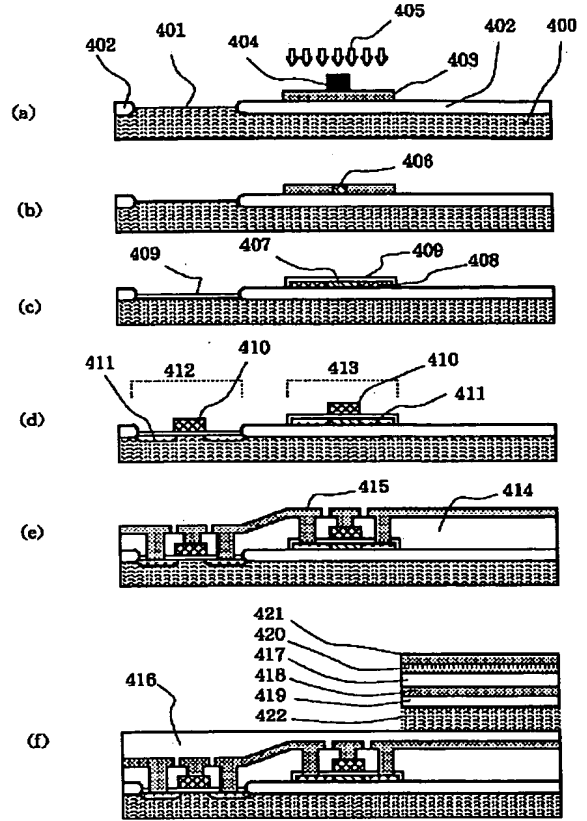


(9)

【図 3】

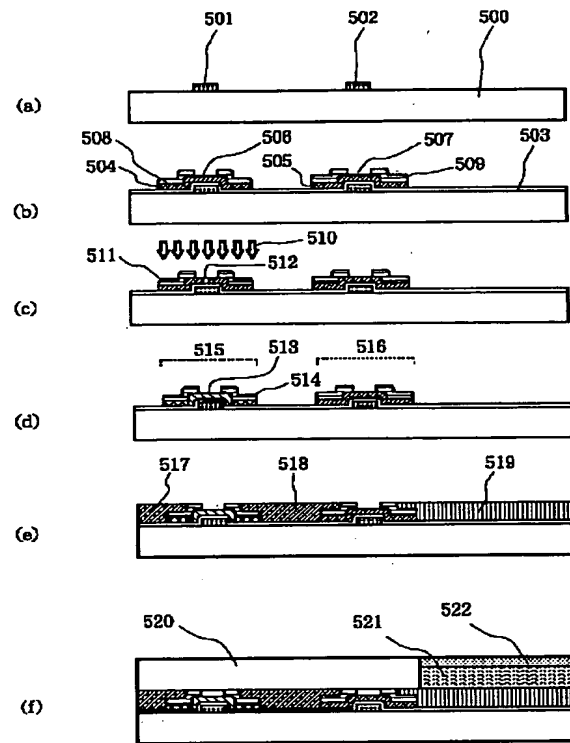


【図 4】



(10)

【図5】



フロントページの続き

(51) Int. Cl. 6

H 0 1 L 21/336

識別記号

庁内整理番号

F I

技術表示箇所